# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

05-275485

(43)Date of publication of application : 22.10.1993

(51)Int.Cl.

H01L 21/60

H01L 21/321

(21)Application number: 04-066762

(71)Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing:

25.03.1992

(72)Inventor: YAMAMOTO TETSUHIRO

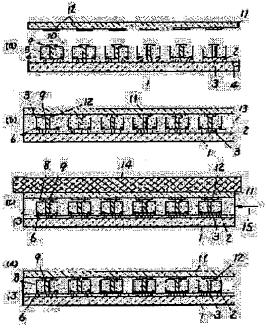
HATADA KENZO

# (54) PROTRUDING ELECTRODE AND ITS MANUFACTURE AND PACKAGING BODY USING SAID PROTRUDING ELECTRODE

# (57)Abstract:

PURPOSE: To eliminate imperfect connection and realize high density packaging of chips, by using a cylindrical type insulating part and a protruding electrode provided with metal which is buried in a through hole, and stretches on the upper side of the cylindrical type insulating part.

CONSTITUTION: A protruding electrode 9 wherein the central core part is a conducting part formed of a T-shaped metal and its peripheral part is formed of insulating resin 8 is formed on an electrode 3 of a semiconductor element 1. A circuit board 11 having wiring electrodes 12 is aligned to positions corresponding to the conducting part of the protruding electrode 9 and the electrode 3 of the semiconductor element 1. The circuit board 11 and the semiconductor element 1 are bonded by using spread insulating resin 13, and the conducting part of the protruding electrodes 9 are brought into contact with the wiring electrodes 12 of the circuit board. The imperfect connection between the electrodes of the circuit board and bumps due to insufficiency of parallelism between a pressing jig and an LSI chip and the circuit board is eliminated.



# LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平5-275485

(43)公開日 平成5年(1993)10月22日

大阪府門真市大字門真1006番地 松下電器

技術表示箇所 FΙ 識別記号 庁内整理番号 (51) Int.Cl.5 311 Q 6918-4M HO1L 21/60 21/321 С H01L 21/92 9168-4M F 9168-4M 審査請求 未請求 請求項の数8(全 9 頁) (71)出願人 000005821 特顏平4-66762 (21)出願番号 松下電器産業株式会社 大阪府門真市大字門真1006番地 平成4年(1992) 3月25日 (22)出願日 (72)発明者 山本 哲浩 大阪府門真市大字門真1006番地 松下電器 産業株式会社内

(72)発明者 畑田 賢造

産業株式会社内 (74)代理人 弁理士 小鍜治 明 (外2名)

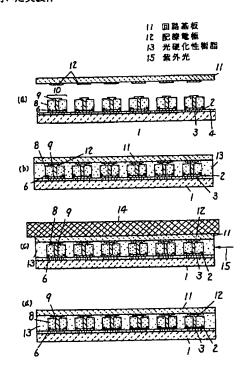
(54) 【発明の名称】 突起電極とその製造法及びその突起電極を用いた実装体

### (57)【要約】

【目的】 本発明は、加圧治具とLSIチップ、および 回路基板との平行度の不十分さによる回路基板の電極と パンプとの接続不良、および樹脂の膨張による接続不良、および横方向等の応力によるパンプクラックを無く し接続不良無くチップを高密度に実装する方法を提供することを目的としている。

【構成】 半導体素子1の電極3上に、中芯部が下字型の金属で形成された導通部でその周囲が柱状形の絶縁性樹脂8で形成された突起電極9を形成し、その突起電極9の導通部と半導体素子の電極13に対応した位置に配線電極13を有する回路基板11とを位置合わせし、絶縁性樹脂13を盤布し、絶縁性樹脂13により回路基板11と半導体素子1とを接合し、突起電極9の導通部と回路基板の配線電極12とを接触させる。

【効果】 加圧治具とLSIチップ、および回路基板との平行度の不十分さによる回路基板の電極とパンプとの接続不良、および樹脂の膨張による接続不良、および横方向等の応力によるパンプクラックを無くし接続不良無くチップを高密度に実装することができる。



1

# 【特許請求の範囲】

【請求項1】中芯部に貫通孔を有する絶縁性樹脂からなる筒形絶縁部と、前配貫通孔内に埋設されるととに、前配円筒形絶縁部の上側に延在した金属とを備えてなることを特徴とする突起電極。

【請求項2】筒形絶縁部の貫通孔の上端部がテーパーを 有することを特徴とする請求項1記載の突起電極。

【請求項3】中芯部に貫通孔を有する絶縁性樹脂からなる筒形絶縁部と、前記貫通孔内に埋設されるとともに前記筒形絶縁部の上側および前記筒形絶縁部の下側に延在 10 した金属を備えてなることを特徴とする突起電極。

【請求項4】半導体素子全面に導電膜を形成する工程と、前記半導体素子の電極上に貫通孔を有する筒形絶縁部を絶縁性樹脂によって形成する工程と、前記貫通孔中に第1の金属をめっき法によって形成する工程と、前記筒形絶縁部上に前記第1の金属と接続された第2の金属をめっき法によって形成する工程と、前記導電膜を除去する工程とを備えてなることを特徴とする突起電極の製造方法。

【請求項5】 絶縁性基板上に導電膜を形成する工程と、前記導電膜上に開口部を有する絶縁膜を形成する工程と、前配開口部に前記導電膜を電極として第1の金属をめっき法により形成する工程と、前配第1の金属の中心に貫通孔を有する筒形絶縁部を絶縁性樹脂により形成する工程と、前記貫通孔内に第2の金属をめっき法により形成する工程と、前記筒形絶縁部上に第3の金属をめっき法により形成する工程と、前記絶縁膜を除去する工程とを備えてなることを特徴とする突起電極の製造方法。

【請求項6】電子部品と前記電子部品の電極に対応する 位置に配線電極を有する回路基板とが、請求項1又は3 30 記載の突起電極により接続されることをとを特徴とする 実装体。

【請求項7】電子部品と前記電子部品の電極に対応する 位置にインナーリードを有するフィルムキャリアとが、 請求項1又は3記載の突起電極により接続されることを 特徴とする実装体。

【請求項8】電子部品と前記電子部品の電極に対応する 位置に配線電極を有する回路基板とが、前記電子部品の 電極と前記回路基板の配線電極との間に請求項1又は3 記載の突起電極を介し、絶縁性樹脂によって接続される ことを特徴とする実装体。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は半導体の実装方式である COB実装に用いる導電性突起物の構造及びその製造方 法に関するものである。

[0002]

【従来の技術】従来の金属突起形成方法および、一応用 基板 2 6 の電極 2 5 とを位置合わせする ( b ) 。 この位例として金属突起を電子部品、例えばLSIチップに転 置合わせは、回路基板 2 6 がガラス板であればガラス板 写し、COG実装方式のひとつであるMBB実装方式に 50 側から行い、不透明基板であれば 2 個のカメラでLSI

応用した例について、図8、図9、図10とともに説明 する。

【0003】まず図8において金属突起形成基板につい て説明する。絶縁基板15上に導電膜16を全面に形成 する(a)。絶縁基板15にはセラミック、ガラス等を用 い、導電膜16には主にPt,ITOなどを用いる。次 に、この導電膜16上にめっき用マスク18となる絶縁 膜を全面に形成し、フォトレジストをエッチングマスク にして半導体素子の電極に対応した位置に開口部17を 形成する(b)。このめっき用マスク18には一般にP-CVD (プラズマ CVD) 法等で形成されたSi O2, Si3 N4等の無機薄膜を用い、その膜厚は約300nm から1000nm程度としている。また、これらの絶縁膜マス ク18の形成にはスパッタ法、CVD法等が用いられ る。また、開口部17の形成にはHF溶液を用いたウエ ットエッチ、またはCF4, O2によるドライエッチング 法が用いられる。次に、めっき用マスク18に形成した 開口部17の導電膜16上に、導電膜16をめっき電極 として電解めっき法により金属突起(Au)39、以後 20 パンプと呼ぶ、を形成する(c)。

【0004】つぎに、絶縁基板15上に形成されたバンプ39とLSIチップ23のLSI電極24とを位置合わせし加圧冶具14により加圧、加熱しLSI電極24とバンプ39を接合する(d)。その後加圧冶具14を取り除くとバンプ39のLSI電極24への転写を完了する。

【0005】つぎに前記パンプ39を転写したLSIチ ップ23をMBB実装方式を用いて回路基板26に実装 する。まず接続後の断面を図9(a)に示す。MBB実 装方式はLSI電極24にパンプ39を有したLSIチ ップ23、回路基板26、光硬化性絶縁樹脂13の3つ の要素から構成される。LSIチップ23は、光硬化性 絶縁樹脂13によりフェースダウンで回路基板26に固 定され、LSIチップ23のパンプ39と回路基板の電 極25は光硬化性絶縁樹脂13の収縮力により、圧接接 合される。図9(b)に接続原理を示す。LSIチップ 23と回路基板26間のギャップhは、パンプ39の厚 みで規制されるが、この状態で光硬化性絶縁樹脂13を 硬化すると、Δhの収縮量をもった状態で収縮力Wが作 用する。また、LSIチップ23と光硬化性絶縁樹脂1 3 および回路基板 2 6 と光硬化性絶縁樹脂 1 3 間は各々 の密着力 $\alpha$ 、 $\beta$ が作用しているためパンプ39と回路基 板26の電極25同士は圧接・接続される。

【0006】図10はMBB実装方式のプロセスを示す。まず回路基板26上もしくはLSIチップ23に光硬化性絶縁樹脂13をディスペンサなどで滴下する(a)。ついで、LSIチップ23のパンプ39と回路基板26の電極25とを位置合わせする(b)。この位置合わせは、回路基板26がガラス板であればガラス板側から行い、不透明基板であれば2個のカメラでLSI

.3

チップ23面と回路基板26面の両方のパターンを認識 させ合体させる。位置合わせが終わると、LSIチップ 23を加圧治具14で加圧する。この加圧により光硬化 性絶縁樹脂13はLSIチップ23のパンプ39と回路 基板26の電極25の間から排出され、パンプ39と回 路基板26の電極25は電気的に接触する。次に紫外光 UV光を照射して光硬化性絶縁樹脂13を硬化させる (c)。このとき基板26がガラス等の透明なものであ れば (d) のごとく裏面からUV光を照射してもよい。 硬化が終了してから加圧治具13を取り去るとLSIチ 10 ップ23と回路基板26の電極25との接続が完了する (e)。このように、LSIチップ23の回路基板26 への実装が完了する。

#### [0007]

【発明が解決しようとする課題】しかしながら従来例に おいては以下のような問題点がある。

[0008] 回路基板26とLSIチップ23とを加圧 接続するとき加圧治具14と回路基板26、LSIチッ プ23との間の平行度を保つのが難しくパンプ39と回 路基板26の電極25との間に接続不良が起こりやす 20 い。また、バンプ39と回路基板26の電板25との間 の光硬化性樹脂13が熱膨張を起こすとパンプ39と回 路基板26の電極25と間に接続不良が起こる問題があ

【0009】また、接続の際に相当の荷重を加えるため にパンプが変形して生成時よりもパンプ径が大きくなる ため、高密度実装に対してパンプ39のつぶれ量を考慮 したある程度のピッチ間距離が必要であるなどの制限が

【0010】本発明はかかる点に鑑み、パンプと回路基 30 板の電極とを接続不良無く、またパンプの変形による電 極間距離を考慮する必要がなく高密度に実装するために 用いる導電性突起物およびその製造法を提供するもので

#### [0011]

【課題を解決するための手段】本発明は、中芯部に貫通 孔を有する絶縁性樹脂からなる筒形絶縁部と、前記貫通 孔内に埋設されるととに、前記円筒形絶縁部の上側に延 在した金属を備えた突起電極を提供。また、本発明は、 中芯部に貫通孔を有する絶縁性樹脂からなる筒形絶縁部 と、前記貫通孔内に埋設されるとともに前記筒形絶縁部 の上側および前記筒形絶縁部の下側に延在した金属を備 えた突起電極を提供する。そして、本発明は、半導体素 子全面に導電膜を形成する工程と、前記半導体素子の電 極上に貫通孔を有する筒形絶縁部を絶縁性樹脂によって 形成する工程と、前記貫通孔中に第1の金属をめっき法 によって形成する工程と、前記筒形絶縁部上に前記第1 の金属と接続された第2の金属をめっき法によって形成 する工程と、前記導電膜を除去する工程とを備えた突起 電極の製造方法、また、絶縁性基板上に導電膜を形成す 50 開口部5を設けるように絶縁性物質でマスク部6を生成

る工程と、前記導電膜上に開口部を有する絶縁膜を形成 する工程と、前記開口部に前記導電膜を電極として第1 の金属をめっき法により形成する工程と、前記第1の金 属の中心に貫通孔を有する筒形絶縁部を絶縁性樹脂によ り形成する工程と、前記貫通孔内に第2の金属をめっき 法により形成する工程と、前記筒形絶縁部上に第3の金 属をめっき法により形成する工程と、前記絶縁膜を除去

する工程とを備えた突起電極の製造方法を提供する。

【0012】さらに、本発明は、電子部品と前記電子部 品の電極に対応する位置に配線電極を有する回路基板と が、前記突起電極により接続される実装体、又は電子部 品と前記電子部品の電極に対応する位置にインナーリー ドを有するフィルムキャリアとが、前記突起電極により 接続される実装体、又は電子部品と前記電子部品の電極 に対応する位置に配線電極を有する回路基板とが、前記 電子部品の電極と前記回路基板の配線電極との間に前記 突起電極を介し、絶縁性樹脂によって接続される実装体 を提供する。

【0013】本発明は、柱状形樹脂の内側に複数のT字 型あるいはH字型導通用金属部を有する構造を持つ突起 物を電極上に有する半導体装置等の電子部品を提供し、 前記電子部品を用い、電子部品の突起物中の金属線と前 記電子部品の電極に対応した位置に電極配線を有する回 路基板とを位置合わせ、または前記回路基板の突起物中 の金属線と前記回路基板の電極に対応した位置に電極を 有する電子部品とを位置合わせし、絶縁樹脂を塗布し、 前記絶縁樹脂により基板と電子部品を接合し、電極配線 と突起物とを接触させることを特徴とする電子部品の実 装方法を提供する。

## [0014]

【作用】本発明のごとく、柱状形の樹脂中にT字あるい はH字型の金属線が存在する構造を持つ突起物を用いる ため、突起物の弾性変形量が従来の金属突起に比べて大 きくなり、その突起物を介しての電気的接続の安定性が 増大する。すなわち、本発明によれば、低荷重により形 成されたパンプの弾性回復力のみで容易に電極配線と金 属突起接続不良なく接続することができる。さらに隣接 する導通用金属線間に絶縁性の樹脂が存在するためより 高密度の実装が可能になる。

## [0015]

【実施例】本発明の一実施例にかかる方法を図面ととも に説明する。

【0016】図1は本発明の実施例における柱状筒形樹 脂の内部にT字型金属部が存在する構造を有する突起物 の製造方法を示すものである。

【0017】半導体素子1上にパリアメタル2を蒸着す る。パリアメタルとしてはTi-Pa-AuあるいはC r-Auを用いて、半導体案子1全面に形成する (a)。次に半導体素子1の電極部3に相当する部分に 5

する。マスク部5の形成に用いる絶縁性物質としてはお もにレジストを用いる(b)。つぎに、感光性樹脂を用 いて、開口部5の中心に貫通孔7が位置し、しかもその 貫通孔が上から下まで存在するようにたとえば柱状円筒 形絶縁部8を形成する(C)。次に、開口部5のパリア メタル2を電極として、絶縁部8の貫通孔7に埋設され 絶縁部8の上側まで延在するT字型金属部9を形成す る。金属としては、主にAu(金)を用いる(d)。こ れはまず貫通孔7中にめっき法によって金を埋め込み、 引続きめっき法によって絶縁部8上にも金を形成して行 10 う。次にマスク部6と突起電極10以外のところに存在 するバリアメタルを除去する(e)。

【0018】以上のように形成したパンプ(突起電極) 10をMBB実装方式に応用した例の工程図を図2に示 す。

【0019】半導体素子1の電極3上に形成された突起 電極10の金属部9と回路基板11の配線電極12を位 置合わせする。回路基板11には、セラミックス、シリ コン等を用いる (a)。次に、回路基板11上に光硬化 性樹脂13を塗布する(b)。次に、加圧時具14を用 20 いて加圧し、光硬化性樹脂に紫外光(以降UV光と称す る) 15を照射することにより回路基板11と半導体素 子1を接続する。このとき、回路基板11が透明性なら ば基板下から、不透明性ならば側方からそれぞれUV光 を照射する (c)。突起電極10の金属部9と回路基板 11の配線電極12は、硬化した樹脂の収縮力によって なされるので、加圧冶具14を取り除いても両者の接続 は保持される。

【0020】次に図3を用いて、本発明の第1の実施例 における実装体の効果について説明する。

【0021】図3の(a)は、MBB方式により実装さ れたときの、接続部の状態を示したものである。このと き、回路基板11と半導体素子1は光硬化性樹脂13の 収縮により一定の厚さに保持される。そしてこのときの 回路基板11と半導体素子1間の厚さをβとする。この 光硬化性樹脂13の収縮により、突起電極10は圧縮さ れ柱状形絶縁部8は弾性変形、金属部9は塑性変形をそ れぞれ生じる。この時の変形によってパンプ7の高さは H1となる。さらにこの変形により突起電極10には内 部応力が生じ、この応力により突起電極10の金属部9 と回路基板11の配線電極12とは良好な電気的接続が なされることになる。

【0022】またこの時、光硬化性樹脂13の収縮によ り突起電極10は変形するが、金属部9のよこ方向への 変形は柱状形絶縁部8によって抑制されるため、電極間 の距離がそのまま電極間ピッチとなり、高密度な実装が 可能になる。

【0023】 つぎに図3の(b) は、実装体の温度が上 昇して光硬化性樹脂13が熱膨張を生じたときを想定し たものである。この時、光硬化性樹脂 1 3 の熱膨張によ 50 フローによる実装工程を説明する。半導体素子に転写さ

り、回路基板11と半導体素子1間の幅はT2 (>T 1) になる。これにより回路基板11の配線電極12と パンプ7の金属部6との接続がとれなくなる可能性があ る。しかし、本発明の第1の実施例のような構造をとる ことにより、突起電極10の柱状形絶縁部8が弾性回復 をして突起電極10の高さはH2(>H1)となり、光 硬化性樹脂の熱膨張量(T2-T1)が突起電極10の 弾性回復量内の範囲ならば、 (T2-T1) = (H2-H1)となり、接続は良好に保たれることになる。

【0024】また突起電極10の金属部9をT字型にす ることにより、絶縁部10の変形による応力を金属部9 に効率よく伝えて、金属部9の変形を促進させることに なる。従って、突起電極10の弾性回復量は金属部9を T字型にすることにより大きくなり、大きな熱膨張に対 しても十分な接続が保たれることになる。

【0025】図4は本発明の第2の実施例における樹脂 部の内側に2本のH字型金属部が存在する構造を有する 突起物の製造方法を示すものである。

【0026】絶縁基板15上に導電膜16を全面に形成 し、その上に開口部17を有するマスク部18を設け る。方法、材料等は第1の実施例に同じである(a)。 導電膜16を電極として、めっき法を用いて開口部17 に金属部19を形成する(Au)。この時のめっき厚 は、マスク部3の高さよりも小さいこととする(b)。 次にマスク部18に形成した開口部17を4つセットに してその開口部17をすべて覆うように感光性樹脂を用 いて貫通孔20を4か所有する突起物の柱状円筒形絶縁 部21を形成する。この時、4つの貫通孔20は開口部 17にそれぞれ対応していることとする(c)。次に形 30 成した金属部19をめっき電極として電解めっき法によ り絶縁部21の貫通孔20内に突起物の金属部(Au) 50を形成し、引続き絶縁部21上にめっき法にて金属 部50を延在形成する。この時形成される突起物の金属 部50は柱状形絶縁部21よりも高くなる。またこの 時、この突起物の側方からの断面図において、形成され た金属部50はH字型をなす事になる。以降このように 生成された突起物を突起電極22と呼ぶ(d)。

【0027】図5は絶縁性基板に形成された突起電極5 0を半導体素子の電極に転写し、さらに回路基板へリフ ローにより実装する工程を示したものである。

【0028】まず突起電極の半導体素子への転写である が、半導体素子23の電極24と絶縁性基板15上に形 成された突起電極22とを位置合わせする(a)。次に 加圧治具14を用いて半導体素子23と絶縁性基板15 とを加圧し、さらに熱を加える(b)。この時、絶縁性 基板15上の突起電極22は、半導体素子23の電極2 4と熱により共晶合金を形成し、半導体素子23の電極 24上に転写される(c)。

【0029】次に、回路基板26の配線電極25へのり

れた突起電極の金属部50と回路基板の配線電極25と を位置合わせする (d)。次に、加圧治具14をもちい て、回路基板26と半導体素子23とを加圧し、高温の N2などをリフローすることにより突起電極の金属部5 0と回路基板の配線電極25とを接続する。

【0030】本発明の第2の実施例による効果を説明す る。図5,6に示したような突起電極の構造をとること により隣接電極間の絶縁性が確保され、より高密度な実 相が可能となる。また、絶縁部に高弾性の樹脂を用いる ために、実装後の接続体の厚さの均一性が計れ、接続性 10 がより向上される。

【0031】図6は本発明の第3の実施例における柱状 形樹脂部にテーパが存在する突起電極を形成する工程を 示したものである。

【0032】突起電極の柱状形絶縁部8の形成までは、 第1の実施例の工程説明における図1の(a)、(b) に同じである(a)。つぎに、形成した柱状形絶縁部上 に蒸着法などによりマスク部27を(b)のような形状 で形成する(b)。次に、形成したマスク部27の上方 からO2プラズマ28を照射する(c)。このO2プラ 20 ズマの照射により、マスク部27を除去すると共に柱状 形絶縁部の貫通孔の上端を削ってテーパー29を設け、 貫通孔の上端部にテーパーを有する柱状形絶縁部を形成 する(d)。第1の実施例と同様に、メッキ法により金 属部30を形成する。

【0033】以上のように突起電極の柱状形絶縁部の上 端にテーパーを形成することにより、金属部30の変形 をスムーズにすることができる。従って、柱状形絶縁部 の変形量が大きいときに発生すると考えられる金属部の くびれや破断を防止することができる。

【0034】図7は、第4の実施例として本発明の第2

の実施例における絶縁性基板上に生成した突起電極をフ ィルムキャリアを用いた実装体に応用した例を示した。 【0035】まずフィルムキャリア31のインナーリー ド32と絶縁性基板36上に形成された突起電極35の 金属部33とを位置合わせする(a)。次に高温(約3 50℃) に加熱した加圧治具を用いて、フィルムキャリ ア31の上方からインナーリード32と突起電極35と を加圧する(b)。この時、インナーリード32と突起 電極35の金属部33とは、両者の共晶合金を生成する 40 図

ことにより接合され、突起電極35はインナーリード3 2に転写される(c)。次にインナーリード32に転写 した突起電極35の金属部33と回路基板38の配線電 極37とを位置合わせする(d)。(b)と同様に、加 黙した加圧治具14を用いてフィルムキャリア31の上 方からインナーリード32と回路基板38とを加圧する (e)。この時、突起電極35の金属部33と回路基板 38の配線電極37とは両者の共晶合金を生成すること により接合される。以上のような工程により、フィルキ ャリアのインナーリードと回路基板の配線電板とが本発

[0036]

【発明の効果】以上説明したように、電子部品と回路基 板とを本発明のごとく、柱状形の樹脂中に金属細線を有 する突起電極を用いて接合する場合、突起電極の持つ弾 性回復力により電極配線と突起電極との間の接続不良を 著しく減少させることができ、さらにより高密度に実装 することができ、半導体装置等の実装に大きく寄与する ものである。

明の突起電極を介することにより電気的に接合される。

## 【図面の簡単な説明】

【図1】本発明の第1の実施例における突起電極の生成 工程及びその構造を示す断面図

【図2】同実施例における突起電極を用いたMBB実装 工程及びその構造説明のための断面図

【図3】同実施例における効果説明のための断面図

【図4】本発明の第2の実施例における突起電極生成工 程及びその構造を示す断面図

【図5】同実施例における突起電極と転写法を用いたフ リップチップ方式の工程及びその構造説明のための断面 図

【図6】本発明の第3の実施例における突起物生成工程 及び構造を示す断面図

【図7】本発明の第4の実施例におけるフィルムキャリ アを用いた実装体及びその工程説明のための断面図

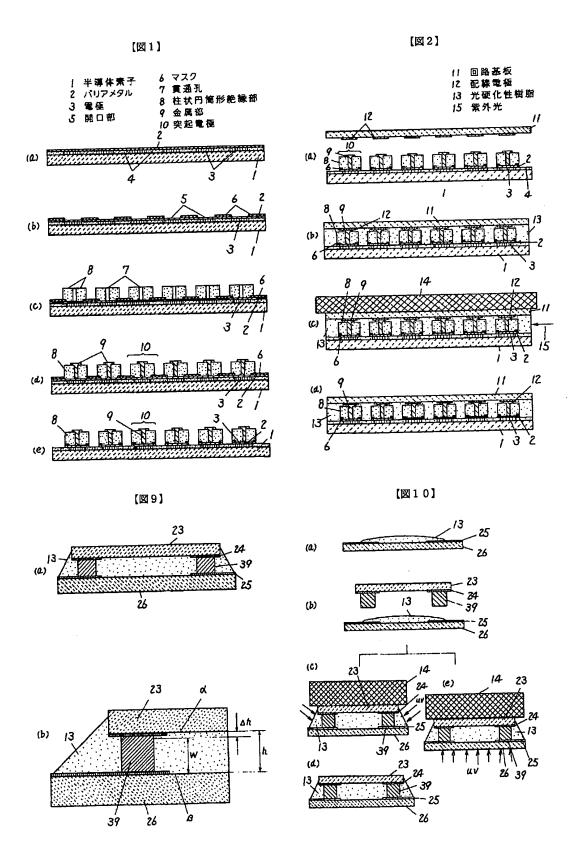
【図8】従来例における金属突起形成基板形成プロセス 工程断面図

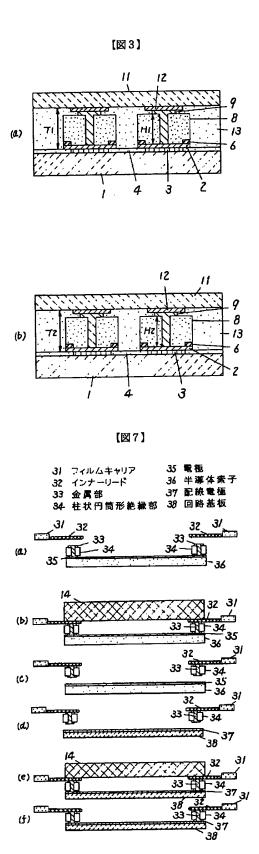
【図9】従来例において半導体素子を実装したときの工 积断而欧

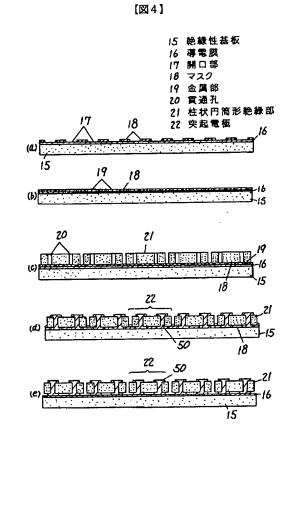
【図10】従来例における実装方式のプロセス工程断面

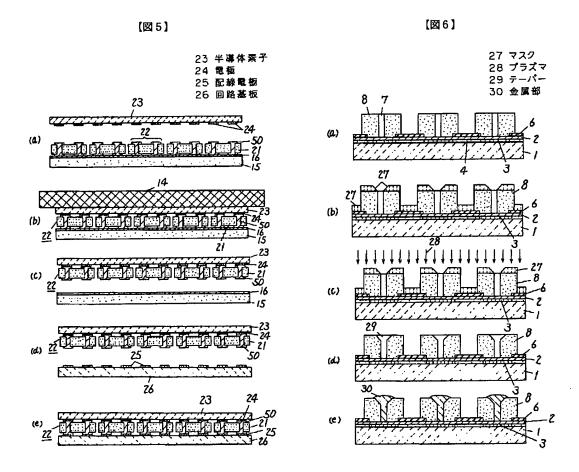
-585-

30









[図8]





